

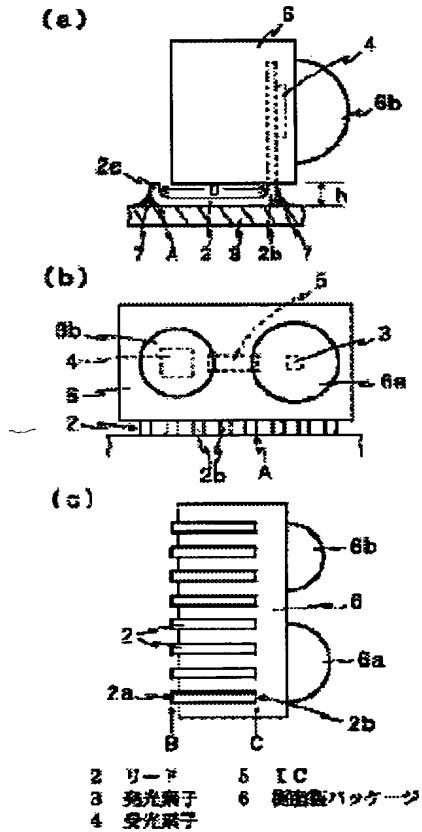
SURFACE-MOUNT SINGLE INLINE SEMICONDUCTOR DEVICE

Patent number: JP2001250899
Publication date: 2001-09-14
Inventor: MORIMOTO KAZUMI
Applicant: ROHM CO LTD
Classification:
 - international: H05K3/34; H01L23/50; H05K3/34; H01L23/48; (IPC1-7): H01L23/50; H05K3/34
 - european:
Application number: JP20000059381 20000303
Priority number(s): JP20000059381 20000303

[Report a data error here](#)

Abstract of JP2001250899

PROBLEM TO BE SOLVED: To provide a surface mount single inline semiconductor device wherein an SIP-type semiconductor device where a plurality of leads are arrayed in a line is surface mounted, being soldered to a mounting board with no tilting. **SOLUTION:** An element comprising at least such optical element as light emitting element 3 or light receiving element 4 is mounted on one end of a plurality of leads 1 formed as a frame and arrayed on a line, whose periphery is coated with a resin package 6. The other end 2a of a lead 2 is so formed as to form a solder filet 7 for surface mounting while so formed as to form the solder filet 7 at a root 2b of the lead 2 exposed from the resin package 6. As a result, the solder filet 7 is formed at least in two rows (B row and C row) on a soldering surface A.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-250889
(P2001-250889A)

(43) 公開日 平成13年9月14日 (2001.9.14)

(51) Int.Cl.
H 01 L 23/28

識別記号

F I
H 01 L 23/28

テマコード (参考)
C 4 M 1 0 9
D 4 M 1 1 8

21/56

21/56

E 5 C 0 2 4
J 5 F 0 4 4

21/60

3 1 1

21/60

3 1 1 S 5 F 0 6 1

審査請求 未請求 請求項の数19 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願2000-59921(P2000-59921)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(22) 出願日 平成12年3月6日 (2000.3.6)

(72) 発明者 天見 和由

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 板垣 峰広

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100086737

弁理士 岡田 和秀

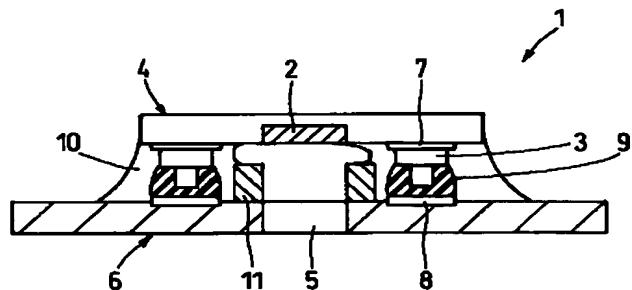
最終頁に続く

(54) 【発明の名称】 光素子の実装構造体およびその製造方法

(57) 【要約】

【課題】 光素子半導体チップを回路基板上へフリップチップ実装する際に、封止樹脂による影響を防止する。

【解決手段】 受光領域2を有する光素子半導体チップ4を、前記受光領域2に相対する領域に開口部5が形成された回路基板6にフリップチップ実装してなる光素子の実装構造体において、回路基板6の開口部5の周囲に、光素子半導体チップ4と記回路基板6との間に注入される封止樹脂10を堰き止めるダム部11を設けている。



【特許請求の範囲】

【請求項1】 受光領域および接続端子が同一面側に形成されている光素子半導体チップを、前記受光領域に相対する領域に開口部が形成された回路基板にフリップチップ実装してなる光素子の実装構造体であって、前記光素子半導体チップの前記受光領域の周囲および前記回路基板の前記開口部の周囲の少なくとも一方には、前記光素子半導体チップと前記回路基板との間に注入される封止樹脂を堰き止めるダム部を設けたことを特徴とする光素子の実装構造体。

【請求項2】 前記ダム部は、前記封止樹脂の注入時に流動特性を有さない材料からなる請求項1記載の光素子の実装構造体。

【請求項3】 前記材料が、レジストである請求項2記載の光素子の実装構造体。

【請求項4】 前記材料として、回路基板の配線形成用の銅箔を用いて電気回路構成を担うことなく前記ダム部とする請求項2記載の光素子の実装構造体。

【請求項5】 前記銅箔からなるダム部の表面にメッキを施さずに酸化層が形成されている請求項4記載の光素子の実装構造体。

【請求項6】 受光領域および接続端子が同一面側に形成されている光素子半導体チップを、前記受光領域に相対する領域に開口部が形成された回路基板にフリップチップ実装してなる光素子の実装構造体であって、前記光素子半導体チップの前記受光領域の周囲および前記回路基板の前記開口部の周囲の少なくとも一方には、前記光素子半導体チップと前記回路基板との間に注入される封止樹脂のぬれ性を阻害するぬれ不良領域を設けたことを特徴とする光素子の実装構造体。

【請求項7】 前記光素子半導体チップの前記受光領域の周囲または前記回路基板の前記開口部の周囲の一方には、前記ぬれ不良領域を設け、他方には、前記封止樹脂をせき止めるダム部を設けた請求項6記載の光素子の実装構造体。

【請求項8】 受光領域および接続端子が同一面側に形成されている光素子半導体チップを、前記受光領域に相対する領域に開口部が形成された回路基板にフリップチップ実装してなる光素子の実装構造体であって、前記光素子半導体チップの前記受光領域の周囲には、該光素子半導体チップと前記回路基板とを繋ぐ隔壁が設けられることを特徴とする光素子の実装構造体。

【請求項9】 前記隔壁が、絶縁性樹脂からなる請求項8記載の光素子の実装構造体。

【請求項10】 前記絶縁性樹脂が、前記光素子半導体チップと前記回路基板との間に注入される封止樹脂の硬化前に、該封止樹脂よりも粘度の高い樹脂またはフィルム状に形成された樹脂である請求項9記載の光素子の実装構造体。

【請求項11】 受光領域および接続端子が同一面側に

形成されている光素子半導体チップを、前記受光領域に相対する領域に開口部が形成された回路基板にフリップチップ実装してなる光素子の実装構造体であって、前記受光領域に対応する領域が開口されたフィルム状の封止樹脂を硬化させて前記光素子半導体チップと前記回路基板との間の封止を行うことを特徴とする光素子の実装構造体。

【請求項12】 前記封止樹脂が異方性導電膜である請求項11記載の光素子の実装構造体。

【請求項13】 前記受光領域の周囲に、封止樹脂を堰き止めるダム部が形成された光素子半導体チップを、前記受光領域と相対する領域に開口部が形成されている回路基板にフリップチップ実装し、フリップチップ実装後に前記封止樹脂を注入して硬化させることを特徴とする光素子の実装構造体の製造方法。

【請求項14】 光素子半導体チップの受光領域と相対する領域に開口部が形成されるとともに、前記開口部の周囲に、封止樹脂を堰き止めるダム部が形成されている回路基板に、前記光素子半導体チップをフリップチップ実装し、フリップチップ実装後に封止樹脂を注入して硬化させることを特徴とする光素子の実装構造体の製造方法。

【請求項15】 受光領域の周囲に、封止樹脂とのぬれ性を阻害するぬれ不良領域が形成された光素子半導体チップを、前記受光領域と相対する領域に開口部が形成されている回路基板に、フリップチップ実装し、フリップチップ実装後に前記封止樹脂を注入して硬化させることを特徴とする光素子の実装構造体の製造方法。

【請求項16】 光素子半導体チップの受光領域と相対する領域に開口部が形成されるとともに、前記開口部の周囲に、封止樹脂のぬれ性を阻害するぬれ不良領域が形成された回路基板に、前記光素子半導体チップをフリップチップ実装し、フリップチップ実装後に前記封止樹脂を注入して硬化させることを特徴とする光素子の実装構造体の製造方法。

【請求項17】 光素子半導体チップの受光領域と相対する領域に開口部が形成されている回路基板の前記開口部の周囲に絶縁性樹脂からなるフィルムを配置し、前記回路基板に、前記光素子半導体チップをフリップチップ実装するとともに、前記フィルムを硬化させ、封止樹脂を注入して硬化させることを特徴とする光素子の実装構造体の製造方法。

【請求項18】 前記封止樹脂を、前記回路基板の接続端子の外方から内方へ注入するとともに、前記外方と前記内方との圧力差を利用して供給する請求項17記載の光素子の実装構造体の製造方法。

【請求項19】 光素子半導体チップの受光領域と相対する領域に開口部が形成されている回路基板に、前記開口部に対応して開口された樹脂フィルムを配置し、前記光素子半導体チップを前記回路基板に圧接させて前記樹

脂フィルムを硬化させてフリップチップ実装することを特徴とする光素子の実装構造体の製造方法。

【請求項20】光素子半導体チップの受光領域と相対する領域に開口部が形成されている回路基板に、前記光素子半導体チップをフリップチップ実装し、前記開口部から前記光素子半導体チップの受光領域に至る空間を閉塞する閉塞体を挿入した状態で、封止樹脂を注入して硬化させ、前記閉塞体を取り外すことを特徴とする光素子の実装構造体の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、CCD(Charge Coupled Device)のような光素子をフリップチップ実装した光素子の実装構造体およびその製造方法に関する。

【0002】

【従来の技術】従来、回路基板の出入力端子電極に半導体装置を実装する際には、半田付けを用いたワイヤボンディング方法がよく利用されてきた。しかし、近年、半導体装置のパッケージの小型化と接続端子数の増加により接続端子の間隔が狭くなり、従来の半田付け技術で対処することが次第に困難になってきたそこで、最近では、集積回路チップ等の半導体装置を回路基板の出入力端子電極上に直接実装することにより実装面積を小型化して効率的使用を図ろうとする方法が提案されてきた。

【0003】なかでも、半導体装置を回路基板にフェイスダウン状態でフリップチップ実装する方法は、半導体装置と回路基板との電気的接続が一括してできること、および接続後の機械的強度が強いことから有用な方法であるとされている。

【0004】

【発明が解決しようとする課題】ここで、端子電極のある側に受光領域を有する光素子半導体チップを、回路基板にフリップチップ実装する場合には、回路基板には、前記受光領域に対応する開口部を形成して実装することになるが、光素子半導体チップと回路基板との接続を補強するための封止樹脂を注入する際に、その封止樹脂が前記開口部から流れ出たり、あるいは、前記封止樹脂が、光素子半導体チップの受光領域にまで広がって受光領域を汚してしまって所望の特性が得られないといった難点がある。

【0005】本発明は、上述の点に鑑みてなされたものであって、光素子半導体チップをフリップチップ実装する光素子の実装構造体において、受光領域などへの封止樹脂による影響を防止することを目的とする。

【0006】

【課題を解決するための手段】本発明では、上述の目的を達成するために、次のように構成している。

【0007】すなわち、本発明は、受光領域および接続端子が同一面側に形成されている光素子半導体チップ

を、前記受光領域に相対する領域に開口部が形成された回路基板にフリップチップ実装してなる光素子の実装構造体であって、前記光素子半導体チップの前記受光領域の周囲および前記回路基板の前記開口部の周囲の少なくとも一方には、前記光素子半導体チップと前記回路基板との間に注入される封止樹脂を堰き止めるダム部を設けたものである。

【0008】本発明によれば、光素子半導体チップの受光領域の周囲および回路基板の開口部の周囲の少なくとも一方には、封止樹脂を堰き止めるダム部を設けているので、封止樹脂が、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すのを防止することができ、良好な光素子の実装構造体を得ることができる。

【0009】

【発明の実施形態】本発明の請求項1に記載の発明は、受光領域および接続端子が同一面側に形成されている光素子半導体チップを、前記受光領域に相対する領域に開口部が形成された回路基板にフリップチップ実装してなる光素子の実装構造体であって、前記光素子半導体チップの前記受光領域の周囲および前記回路基板の前記開口部の周囲の少なくとも一方には、前記光素子半導体チップと前記回路基板との間に注入される封止樹脂を堰き止めるダム部を設けたものであり、このダム部によって、封止樹脂が、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すのを防止することができ、良好な光素子の実装構造体を得ることができる。

【0010】請求項2に記載の発明は、請求項1記載の発明において、前記ダム部は、前記封止樹脂の注入時に流動特性を有さない材料からなり、所望の形状のダム部を形成できる。

【0011】請求項3に記載の発明は、請求項2記載の発明において、前記材料が、レジストであり、光素子半導体チップあるいは回路基板の製造工程において、容易にダム部を形成できる。

【0012】請求項4に記載の発明は、請求項2記載の発明において、前記材料として、回路基板の配線形成用の銅箔を用いて電気回路構成を担うことなく前記ダム部とするものであり、配線形成と同時にダム部を形成できる。

【0013】請求項5に記載の発明は、請求項4記載の発明において、前記銅箔からなるダム部の表面にメッキを施さずに酸化層が形成されているものであり、この酸化層によって封止樹脂のぬれ性が阻害され、封止樹脂を一層効果的に堰き止めることができる。

【0014】請求項6に記載の発明は、受光領域および接続端子が同一面側に形成されている光素子半導体チップを、前記受光領域に相対する領域に開口部が形成された回路基板にフリップチップ実装してなる光素子の実装

構造体であって、前記光素子半導体チップの前記受光領域の周囲および前記回路基板の前記開口部の周囲の少なくとも一方には、前記光素子半導体チップと前記回路基板との間に注入される封止樹脂のぬれ性を阻害するぬれ不良領域を設けたものであり、このぬれ不良領域によって封止樹脂が、光素子半導体チップの受光領域あるいは回路基板の開口部へぬれ広がるのを防ぐことができ、良好な光素子の実装構造を得ることができる。

【0015】請求項7に記載の発明は、請求項6記載の発明において、前記光素子半導体チップの前記受光領域の周囲または前記回路基板の前記開口部の周囲の一方には、前記ぬれ不良領域を設け、他方には、前記封止樹脂をせき止めるダム部を設けたものであり、ぬれ不良領域およびダム部によって、封止樹脂が、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すのを一層効果的に防止することができる。

【0016】請求項8に記載の発明は、受光領域および接続端子が同一面側に形成されている光素子半導体チップを、前記受光領域に相対する領域に開口部が形成された回路基板にフリップチップ実装してなる光素子の実装構造体であって、前記光素子半導体チップの前記受光領域の周囲には、該光素子半導体チップと前記回路基板とを繋ぐ隔壁が設けられるものであり、この隔壁は、光素子半導体チップと前記回路基板との間に亘って設けられるので、封止樹脂が、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すのを一層確実に防止することができる。

【0017】請求項9に記載の発明は、請求項8記載の発明において、前記隔壁が、絶縁性樹脂からなり、光素子半導体チップを回路基板に電気的に接続する際に、前記絶縁性樹脂を硬化させて隔壁を形成できる。

【0018】請求項10に記載の発明は、請求項9記載の発明において、前記絶縁性樹脂が、前記光素子半導体チップと前記回路基板との間に注入される封止樹脂の硬化前に、該封止樹脂よりも粘度の高い樹脂またはフィルム状に形成された樹脂であり、隔壁を容易に形成できる。

【0019】請求項11に記載の発明は、受光領域および接続端子が同一面側に形成されている光素子半導体チップを、前記受光領域に相対する領域に開口部が形成された回路基板にフリップチップ実装してなる光素子の実装構造体であって、前記受光領域に対応する領域が開口されたフィルム状の封止樹脂を硬化させて前記光素子半導体チップと前記回路基板との間の封止を行うものであり、フィルム状に加工した封止樹脂を用いることにより、封止樹脂の硬化時の広がりを抑制することが可能となり、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すのを防止することができる。

【0020】請求項12に記載の発明は、請求項11記

載の発明において、前記封止樹脂が異方性導電膜であり、封止とともに、光素子半導体チップと回路基板との電気的接続を行える。

【0021】請求項13に記載の発明は、前記受光領域の周囲に、封止樹脂を堰き止めるダム部が形成された光素子半導体チップを、前記受光領域と相対する領域に開口部が形成されている回路基板にフリップチップ実装し、フリップチップ実装後に前記封止樹脂を注入して硬化させるものであり、ダム部によって封止樹脂が、光素子半導体チップの受光領域へ流れ込むのを防止することができる。

【0022】請求項14に記載の発明は、光素子半導体チップの受光領域と相対する領域に開口部が形成されるとともに、前記開口部の周囲に、封止樹脂を堰き止めるダム部が形成されている回路基板に、前記光素子半導体チップをフリップチップ実装し、フリップチップ実装後に封止樹脂を注入して硬化させるものであり、ダム部によって、封止樹脂が、回路基板の開口部から流れ出すのを防止することができる。

【0023】請求項15に記載の発明は、受光領域の周囲に、封止樹脂とのぬれ性を阻害するぬれ不良領域が形成された光素子半導体チップを、前記受光領域と相対する領域に開口部が形成されている回路基板に、フリップチップ実装し、フリップチップ実装後に前記封止樹脂を注入して硬化させるものであり、ぬれ不良領域によって封止樹脂が、光素子半導体チップの受光領域へ濡れ広がるのを防ぐことができる。

【0024】請求項16に記載の発明は、光素子半導体チップの受光領域と相対する領域に開口部が形成されるとともに、前記開口部の周囲に、封止樹脂のぬれ性を阻害するぬれ不良領域が形成された回路基板に、前記光素子半導体チップをフリップチップ実装し、フリップチップ実装後に前記封止樹脂を注入して硬化させるものであり、ぬれ不良領域によって封止樹脂が、回路基板の開口部へ濡れ広がるのを防ぐことができる。

【0025】請求項17に記載の発明は、光素子半導体チップの受光領域と相対する領域に開口部が形成されている回路基板の前記開口部の周囲に絶縁性樹脂からなるフィルムを配置し、前記回路基板に、前記光素子半導体チップをフリップチップ実装するとともに、前記フィルムを硬化させ、封止樹脂を注入して硬化させるものであり、硬化したフィルムによって、封止樹脂が、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すのを防止することができる。

【0026】請求項18に記載の発明は、請求項17記載の発明において、前記封止樹脂を、前記回路基板の接続端子の外方から内方へ注入するとともに、前記外方と前記内方との圧力差を利用して供給するものであり、圧力差を利用することによって内方の隅々まで封止樹脂を充填できる。

【0027】請求項19に記載の発明は、光素子半導体チップの受光領域と相対する領域に開口部が形成されている回路基板に、前記開口部に対応して開口された樹脂フィルムを配置し、前記光素子半導体チップを前記回路基板に圧接させて前記樹脂フィルムを硬化させてフリップチップ実装するものであり、樹脂フィルムで封止するので、封止時の樹脂の広がりを抑制することが可能となり、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すのを防止することができる。

【0028】請求項20に記載の発明は、光素子半導体チップの受光領域と相対する領域に開口部が形成されている回路基板に、前記光素子半導体チップをフリップチップ実装し、前記開口部から前記光素子半導体チップの受光領域に至る空間を閉塞する閉塞体を挿入した状態で、封止樹脂を注入して硬化させ、前記閉塞体を取り外すものであり、回路基板の開口部から光素子半導体チップの受光領域に至る空間が閉塞された状態で封止樹脂を注入するので、封止樹脂が、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すといったことがない。

【0029】以下、図面によって本発明の実施の形態について詳細に説明する。

【0030】(実施形態1) 図1は、本発明の一実施形態である光素子の実装構造体1の概略断面図である。

【0031】この実施の形態の光素子の実装構造体1は、受光素子部の領域である受光領域2および接続端子としての二段の突起電極3が同一面側に形成されている光素子半導体チップ4を、前記受光領域2に相対する領域に開口部5が形成された回路基板6にフリップチップ実装してなるものである。

【0032】この光素子半導体チップ4の突起電極3は、公知の方法で形成され、例えば、ワイヤーボンディング装置を改良したバンプボンダー装置を用いてAuのワイヤーを溶かして球状にした後に電極パッド7へ超音波、熱と圧力を用いて接合して形成する。なお、Auの突起電極3に限らず、はんだ等でもよいし、形成方法もワイヤーボンディング法に限らず、メッキ法でもよい。

【0033】この光素子の実装構造体1では、光素子半導体チップ4の突起電極3と回路基板6の電極端子8との電気的接続を導電性接着剤9を用いて行っており、この導電性接着剤9の硬化を行った後に、半導体素子チップ4と回路基板6との間に、封止樹脂10を供給、硬化して実装構造体とするものである。

【0034】この実施の形態では、封止樹脂10が、光素子半導体チップ4の矩形の受光領域2に流れ込んだり、あるいは、前記受光領域2に光を導入するための回路基板6の矩形の開口部5から流れ出るのを防止するために、次のように構成している。

【0035】すなわち、この実施の形態では、光素子半

導体チップ4の受光領域2と相対する箇所に形成されている回路基板6の開口部5の周囲には、供給される封止樹脂10を堰き止めるためのダム部11が、前記開口部5を囲むように矩形に連続して設けられている。

【0036】この実施の形態では、ダム部11は、例えば、ソルダレジストなどを用いてスクリーン印刷や露光、現像などの公知の方法によって形成される。

【0037】このように、回路基板6の開口部5の周囲に、ダム部を突設することにより、光素子半導体チップ

10 4と回路基板6との間に、封止樹脂10を外方から注入する際に、封止樹脂10が、ダム部11で堰き止められることになり、回路基板6の開口部5から漏れ出したり、光素子半導体チップ4の受光領域2に広がるのを抑制できることになり、これによって、良好な特性の光素子の実装構造体1を得ることができる。

【0038】図2は、この実施の形態の製造工程を示す図であり、先ず、同図(a)に示されるように、光素子半導体チップ4の電極パッド7上にワイヤーボンディング法などによって突起電極3を形成し、さらに導電性接着剤9を該突起電極3上に形成する。

【0039】一方、光素子半導体チップ4の受光領域9に対応する開口部5を有する回路基板6には、電極端子8を形成する一方、上述のようにスクリーン印刷などの手法を用いて前記開口部5の周囲にダム部11を形成する。

【0040】次に、同図(b)に示されるように、光素子半導体チップ4を、フェイスダウン状態で、突起電極3が端子電極7上に対応するように位置合わせを行って回路基板6上に載置し、高温に加熱することにより、導電性接着剤9の硬化を行って電気的に接続し、さらに、同図(c)に示されるように、接続を補強するために封止樹脂10を、矢符Aで示されるように外方から注入して封止硬化させて図1の光素子の実装構造体1を得るものである。

【0041】この封止樹脂10の注入時に、ダム部11によって封止樹脂10が、回路基板6の開口部5から漏れ出したり、光素子半導体チップ4の受光領域9に広がるのを抑制できることになる。

【0042】また、ダム部11をレジストで形成しているので、回路基板の製造と同時にダム部を形成することができ、安価に実現できる。

【0043】この実施の形態では、ダム部11をソルダレジストで構成したけれども、本発明の他の実施の形態として、回路基板6の配線形成に用いられる銅箔を用いてもよい。すなわち、公知の回路基板製造方法で配線形成と同時に銅箔のパターニングを行うことによって、回路基板6の開口部5の周囲に、回路構成に関与しないダム部11を設けてもよい。このように配線形成と同時にダム部11を形成することにより、安価に実現できる。さらに、この銅箔を用いたダム部11のみニッケルや金

などのメッキを施すことなく、酸化層を形成するようにしてもよく、この酸化層の形成によって、封止樹脂10のぬれ性を阻害して封止樹脂10がダム部11を乗り越えるのを防止するようにしてもよい。

【0044】また、ダム部11は、レジストや銅箔に限らず、封止樹脂10の注入時に流動特性を有さない材料からなるものであればよく、例えば、硬化済みの絶縁性樹脂などであってもよい。

【0045】上述の実施の形態では、ダム部11は、回路基板6の開口部5の周囲に設けたけれども、本発明の他の実施の形態として、光素子半導体チップ4の受光領域2の周囲に設けてもよく、あるいは、回路基板6および光素子半導体チップ4の両者に設けるようにしてもよい。

【0046】(実施形態2) 図3は、本発明の他の実施の形態の光素子の実装構造体の概略断面図であり、上述の実施の形態に対応する部分には、同一の参照符号を付す。

【0047】この実施の形態の光素子の実装構造体11も、光素子半導体チップ4を、開口部5が形成された回路基板6に、導電性接着剤9を用いてフリップチップ実装して封止樹脂10で封止するものである。

【0048】この実施の形態では、封止樹脂10が、光素子半導体チップ4の受光領域2に流れ込むのを防止するために、次のように構成している。

【0049】すなわち、この実施の形態では、光素子半導体チップ4の受光領域2の周囲には、封止樹脂10のぬれ性を阻害するぬれ不良領域12を設けている。

【0050】このぬれ不良領域12は、例えば、電解エッチングによって凹凸を形成して構成され、この凹凸に空気をかみ込んで封止樹脂のぬれ性を阻害するものである。

【0051】このように、光素子半導体チップ4の受光領域2の周囲に、封止樹脂10のぬれ性を阻害するぬれ不良領域12を設けたので、封止樹脂10の注入時に、封止樹脂10が、光素子半導体チップ4の受光領域2に広がるのを防止できることになり、これによって、良好な特性を有する光素子の実装構造体21を得ることができる。

【0052】この実施の形態の光素子の実装構造体21は、上述の実施の形態と基本的に同様にして製造されるものであり、ぬれ不良領域12が形成された光素子半導体チップ4を、フェイスダウン状態で、その突起電極3が端子電極7上に対応するように位置合わせを行って回路基板6上に載置し、高温に加熱することにより、導電性接着剤9の硬化を行って電気的接続し、さらに、封止樹脂10を注入して封止硬化させるものである。

【0053】なお、ぬれ不良領域12は、電解エッティングに限らず、例えば、フッ素処理やフッ素以外の親水基を有していない有機物を、受光領域2の周囲に塗布して形

成し、処理された固体表面の表面張力の低下によって封止樹脂10のぬれ性を阻害してもよく、あるいは、この処理と上述の電解エッティングなどによる凹凸の形成を組み合わせてもよい。また、受光領域2の周囲に油を塗布して封止樹脂10のぬれ性を阻害してもよい。

【0054】上述の実施の形態では、光素子半導体チップ4の受光領域2の周囲に、ぬれ不良領域12を形成したけれども、本発明の他の実施の形態として、回路基板6の開口部5の周囲に、封止樹脂10のぬれ性を阻害するぬれ不良領域を設けてもよく、あるいは、光素子半導体チップ4および回路基板6の両者に設けてもよい。

【0055】また、上述の実施の形態1と組み合わせてもよい。すなわち、光素子半導体チップ4または回路基板6の一方にぬれ不良領域を設け、他方にダム部を設けてもよい。

【0056】(実施形態3) 図4は、本発明のさらに他の実施の形態の光素子の実装構造体の概略断面図であり、上述の実施の形態に対応する部分には、同一の参照符号を付す。

【0057】この実施の形態の光素子の実装構造体31も、光素子半導体チップ4を、開口部5が形成された回路基板6に、導電性接着剤9を用いてフリップチップ実装して封止樹脂10で封止するものである。

【0058】この実施の形態では、封止樹脂10が、光素子半導体チップ4の矩形の受光領域2に流れ込んだり、あるいは、前記受光領域2に光を導入するための回路基板6の矩形の開口部5から流れ出るのを防止するために、次のように構成している。

【0059】すなわち、この実施の形態では、光素子半導体チップ4の受光領域2の周囲には、光素子半導体チップ4と前記回路基板6とを繋ぐ絶縁性樹脂からなる隔壁13が設けられている。

【0060】この隔壁13は、回路基板6の開口部5の周囲に、前記開口部5に対応する開口を有する矩形のフィルム状に加工されたエポキシ系樹脂などの絶縁性樹脂を配置し、上述の実施の形態と同様に、フリップチップ実装を行って導電性接着剤9を硬化させると同時に前記絶縁性樹脂の硬化を行うことによって形成している。

【0061】このように光素子半導体チップ4と回路基板6との間に亘る隔壁13によって、封止樹脂10が、光素子半導体チップ4の矩形の受光領域2に流れ込んだり、あるいは、前記受光領域2に光を導入するための回路基板6の矩形の開口部5から流れ出るのを確実に防止できる。

【0062】また、隔壁13を構成する絶縁樹脂によって、光素子半導体チップ4と回路基板6との接着面積が広くなつて接着強度が向上する。

【0063】この実施の形態の光素子の実装構造体31は、回路基板6の開口部5の周囲に、絶縁性樹脂からなる前記開口部5に対応した開口を有する矩形のフィルム

を配置し、この回路基板6に、光素子半導体チップ4を、フェイスダウン状態で、その突起電極3が端子電極7上に対応するように位置合わせを行って回路基板6上に載置し、高温に加熱するとともに、加圧することにより、導電性接着剤9の硬化を行って電気的接続するとともに、前記フィルムを硬化させて隔離壁13を形成し、さらに、封止樹脂10を注入して封止硬化させるものである。

【0064】この実施の形態では、隔離壁13によつて、回路基板6の中央側と封止樹脂10が注入される外方側とが遮断されており、このため、封止樹脂10を回路基板6の内方へ円滑に供給できるように、圧力差を利用している。

【0065】すなわち、例えば、真空チャンバ内の真空雰囲気において、封止樹脂10を回路基板6の外方から供給し、その後、大気中に開放することにより、大気の圧力によって封止樹脂を、低圧の回路基板6の内方へ供給するものであり、これによって、隅づみまで封止樹脂10を充填することが可能である。

【0066】この実施の形態では、隔離壁13を、フィルム状に加工した絶縁性樹脂を用いて構成したけれども、本発明の他の実施の形態として、粘度が高く流動性を有していない樹脂材料を用いることもできる。

【0067】(実施形態4) 図5は、本発明のさらに他の実施の形態の光素子の実装構造体41の概略断面図であり、上述の実施の形態に対応する部分には、同一の参照符号を付す。

【0068】この実施の形態の光素子の実装構造体41も、光素子半導体チップ4を、開口部5が形成された回路基板6に、異方性導電膜のフィルム14を用いてフリップチップ実装するものである。

【0069】すなわち、封止樹脂としてフィルム14を用いることにより、光素子半導体チップ4の受光領域2および回路基板6の開口部5への封止樹脂の広がりを抑制することができる。

【0070】この実施の形態の光素子の実装構造体41は、上述の実施の形態と基本的に同様にして製造されるものであり、回路基板6に、該回路基板6の開口部5に対応する開口を有する異方性導電膜のフィルム14を配置し、この回路基板6に、光素子半導体チップ4を、フェイスダウン状態で、その突起電極3が端子電極7上に対応するように位置合わせを行って回路基板6上に載置し、高温に加熱、加圧することにより、異方性導電膜のフィルム14を硬化させて電気的接続を得るとともに、樹脂封止を行うものである。

【0071】なお、封止樹脂は、異方性導電膜に限らず、他の樹脂フィルムであってもよい。

【0072】(実施の形態5) 図6は、本発明の他の実施の形態の光素子の実装構造体51の概略断面図であり、上述の実施の形態に対応する部分には、同一の参照

符号を付す。

【0073】この実施の形態の光素子の実装構造体51も、光素子半導体チップ4を、開口部5が形成された回路基板6に、導電性接着剤9を用いてフリップチップ実装して封止樹脂10で封止するものである。

【0074】この実施の形態では、封止樹脂10が、光素子半導体チップ4の矩形の受光領域2に流れ込んだり、あるいは、前記受光領域2に光を導入するための回路基板6の矩形の開口部5から流れ出るのを防止するために、次のように構成している。

【0075】すなわち、この光素子の実装構造体51の製造工程を示す図7に示されるように、光素子半導体チップ4を、回路基板6に実装した後、同図(b)に示されるように、回路基板6の開口部5から光素子半導体チップ4の受光領域2に至る空間を閉塞する閉塞体15を挿入した状態で、同図(c)に示されるように封止樹脂10を注入して硬化させ、その後、閉塞体10を取り外すことによって、図6の光素子の実装構造体51を得るものである。

【0076】閉塞体15は、光素子半導体チップ4の受光領域2への異物の混入を防止して保護する保護膜16と、受光領域2に対する密着性を確保しながら高さを調整するための高さ調整層17とを備えており、金属や樹脂などで構成された受け台18に支持されている。保護膜16としては、耐熱性および離型性に優れるテトラフルオロエチレン等の材料を用いることができ、高さ調整層17としては、封止樹脂硬化後に容易に取り外すことができ、再利用が可能な粘土等を用いることができる。

【0077】このように、封止樹脂10の注入時には、光素子半導体チップ4の受光領域2および回路基板6の開口部5を閉塞するので、封止樹脂10が、光素子半導体チップ4の受光領域2に流れ込んだり、あるいは、回路基板6の矩形の開口部5から流れ出るのを確実に防止できる。

【0078】(その他の実施の形態) 上述の各実施の形態では、ダム部11、ぬれ不良領域12および隔離壁13は、受光領域2などの周囲の全周に亘って設けられたけれども、必ずしも全周に亘って設ける必要はない。

【0079】また、上述の各実施の形態では、受光領域2および開口部5は、矩形であったけれども、矩形に限らず、円形、その他の形状であってもよい。

【0080】上述の実施の形態では、光素子としてCCDに適用して説明したけれども、CCDに限らず、フォトダイオードやその他の光素子に適用してもよい。

【0081】また、上述の各実施の形態を適宜組み合わせてもよく、例えば、実施の形態5と実施の形態2とを組み合わせてもよい。

【0082】

【発明の効果】以上のように本発明によれば、光素子半導体チップの受光領域あるいは回路基板の開口部の周囲

にダム部を設けたので、封止樹脂の受光領域や開口部への広がりを防止することができ、良好な特性の光素子の実装構造体を得ることができる。しかも、ダム部の形成材料にレジストや銅箔を用いることにより、効率よくダム部を形成することが可能となり、安価に実現できる。

【0083】また、光素子半導体チップの受光領域あるいは回路基板の開口部の周囲に、封止樹脂のぬれ性を阻害するぬれ不良領域を設けたので、封止樹脂の受光領域や開口部への広がりを抑制することができる。

【0084】また、光素子半導体チップの受光領域の周囲には、該光素子半導体チップと回路基板との間に亘って隔壁が設けられるので、封止樹脂が、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すのを一層確実に防止することができる。

【0085】さらに、フィルム状の封止樹脂を硬化させて光素子半導体チップと回路基板との間の封止を行うので、封止樹脂の硬化時の広がりを抑制することが可能となり、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すのを防止することができる。

【0086】また、回路基板の開口部から光素子半導体チップの受光領域に至る空間を閉塞した状態で、封止樹脂を注入して硬化させなので、封止樹脂が、光素子半導体チップの受光領域へ流れ込んだり、回路基板の開口部から流れ出すといったことがない。

【図面の簡単な説明】

* 【図1】本発明の一つの実施の形態の光素子の実装構造体の概略断面図である。

【図2】図1の製造工程を示す概略断面図である。

【図3】本発明の他の実施の形態の光素子の実装構造体の概略断面図である。

【図4】本発明のさらに他の実施の形態の光素子の実装構造体の概略断面図である。

【図5】本発明の他の実施の形態の光素子の実装構造体の概略断面図である。

10 【図6】本発明のさらに他の実施の形態の光素子の実装構造体の概略断面図である。

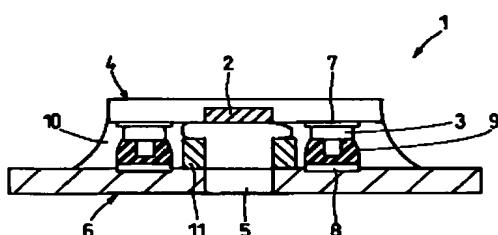
【図7】図6の製造工程を示す概略断面図である。

【符号の説明】

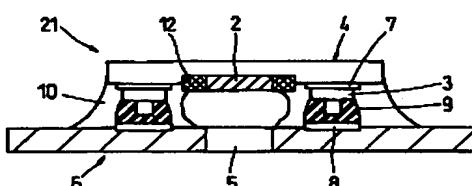
1, 21, 31, 41, 51	光素子の実装構造体
2	受光領域
3	突起電極
4	光素子半導体チップ
20 5	開口部
6	回路基板
10	封止樹脂
11	ダム部
12	ぬれ不良領域
13	隔壁
15	閉塞体

*

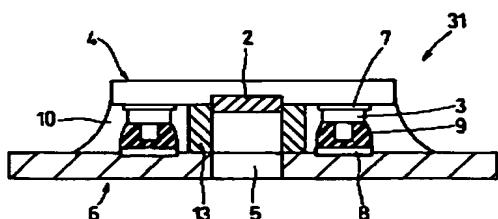
【図1】



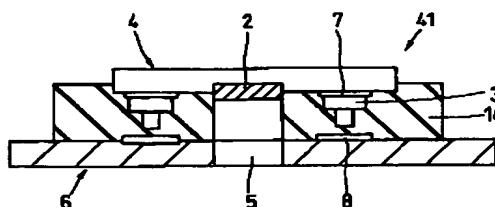
【図3】



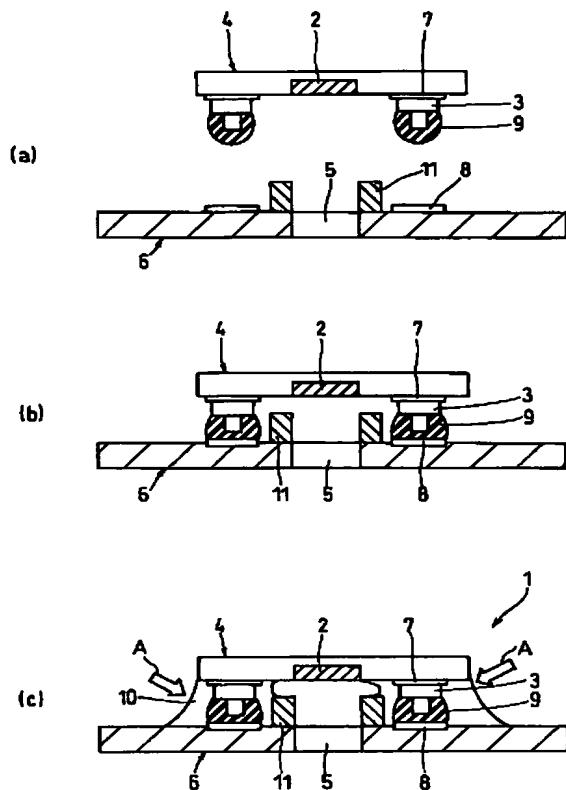
【図4】



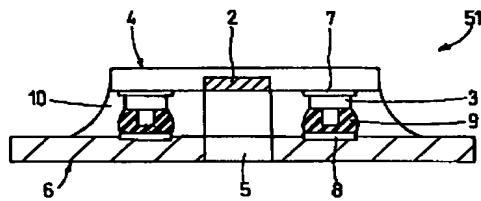
【図5】



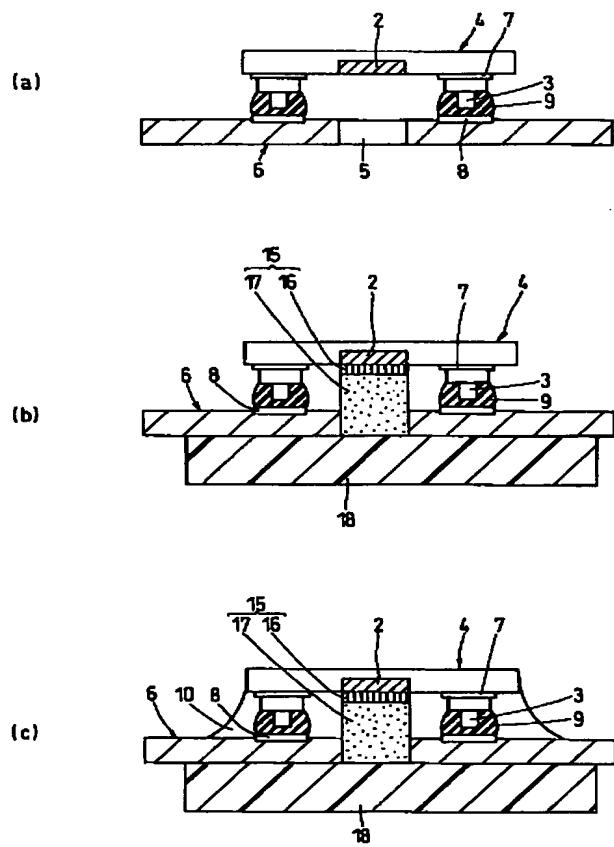
【図2】



【図6】



【図7】



フロントページの続き

(51) Int. Cl.⁷
H 01 L 27/14
31/02
// H 04 N 5/335

識別記号

F I
H 04 N 5/335
H 01 L 27/14
31/02

マーク(参考)
V 5 F 088
D
B

(72) 発明者 林 祥剛
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 4M109 AA01 BA04 BA05 CA06 DA06
DB07 DB08 DB12 EA02 GA01
4M118 AA08 AA10 BA10 CA02 GA02
HA11 HA20 HA24 HA31
5C024 CY47 CY48
5F044 KK01 LL07
5F061 AA01 BA04 CA06 CA26 FA01
5F088 BA10 BA13 JA01 JA06 JA20